

Diese Übung beschäftigt sich mit der in der Vorlesung besprochenen Mehrzyklenimplementierung des MIPS subsets. Am Ende dieses Übungsblattes befinden sich mehrere identische Zusatzblätter mit dem Schaltbild für den Datenpfad und den Controller. Verwenden Sie diese Zusatzblätter für die in den Aufgaben geforderten Erweiterungen.

Aufgabe 1 (Erweiterung der Mehrzyklenimplementierung)

Erweitern Sie die in der Vorlesung besprochene Mehrzyklenimplementierung derart, dass die Instruktion `jal` abgearbeitet werden kann. Gehen Sie folgendermassen vor:

- (1) Erweitern Sie – falls nötig – den Datenpfad und die Steuersignale und zeichnen Sie diese Erweiterungen in einem Zusatzblatt ein.
- (2) Beschreiben Sie den Ablauf des Instruktionszyklus für `jal` in der in der Vorlesung verwendeten Pseudocode-Notation. Geben Sie für jeden der Taktschritte `IF`, `ID`, `EX`, `MEM` und `WB` die Signalzuweisungen an.
- (3) Geben Sie den Automatengraphen für den um `jal` erweiterten Controller an. ■

Aufgabe 2 (Erweiterung der Mehrzyklenimplementierung)

Die Mehrzyklenimplementierung soll um eine neuartige Instruktion `wai` erweitert werden. `wai` steht für “where-am-I” und soll die Adresse der gerade ausgeführten Instruktion in ein Register laden.

- (1) Definieren Sie eine geeignete Instruktioncodierung für `wai`.
- (2) Erweitern Sie – falls nötig – den Datenpfad und die Steuersignale und zeichnen Sie diese Erweiterungen in einem Zusatzblatt ein.
- (3) Beschreiben Sie den Ablauf des Instruktionszyklus für `wai` in der in der Vorlesung verwendeten Pseudocode-Notation. Geben Sie für jeden der Taktschritte `IF`, `ID`, `EX`, `MEM` und `WB` die Signalzuweisungen an.
- (3) Geben Sie den Automatengraphen für den um `wai` erweiterten Controller an. ■

Aufgabe 3 (Performancevergleich)

Für diese Aufgabe wird folgender Instruktionsmix angenommen:

Instruktionsklasse	relative Häufigkeit
lw	30%
sw	15%
R-Type	43%
beq, j	12%

Zu vergleichen sind drei Implementierungen eines Instruktionssatzes:

- *Implementierung M1:*
M1 ist eine Mehrzyklenimplementierung wie in der Vorlesung besprochen. Die Taktfrequenz beträgt 600 MHz.
- *Implementierung M2:*
M2 baut auf M1 auf. Der Unterschied besteht darin, dass bei M2 das Schreiben von Registern im selben Taktzyklus geschieht wie das Lesen des Speichers oder eine ALU Operation. Im Automatengraph des Kontrollers fallen dann die Zustände 6 und 7 bzw. 3 und 4 zusammen. Allerdings wird die maximale kombinatorische Verzögerung grösser. Die Taktfrequenz der resultierenden Implementierung kann deshalb maximal 400 MHz betragen.
- *Implementierung M3:*
M3 baut auf M2 auf. Die Erweiterung besteht darin, dass die Speicheradresse im selben Taktzyklus bestimmt wird, in dem auch der Speicherzugriff stattfindet. Im Automatengraph des Kontrollers fallen dann die Zustände 2, 3 und 4 bzw. 2 und 5 bzw. 6 und 7 zusammen. Die resultierende Implementierung benötigt eine noch längere Taktperiode und hat deshalb eine maximale Taktfrequenz von 300 MHz.

Stellen Sie fest, welche Implementierung die höchste Performance hat. Verwenden Sie als Performancemetrik die MIPS-Rate. Warum ist die MIPS-Rate in diesem Fall eine geeignete Performancemetrik?

■







